

35.C15382

# PATENT APPLICATION

# IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re	Application of:	)	
TAK	AHARU KONDO ET AL.	; )	Examiner: N.Y.A.
Application No.: 09/866,665		<u>;</u>	Group Art Unit: 1753
Filed: May 30, 2001		)	
For:	SILICON-TYPE THIN-FILM FORMATION PROCESS, SILICON-TYPE THIN FILM, AND PHOTOVOLTAIC DEVICE	) : ) :	September 6, 2001
	missioner for Patents sington, D.C. 20231	•	SEP 1 0 2001  TC 1
	CLAIM TO	<u>) PRI</u>	$\mathcal{T}_{\mathbf{C}}$

Sir:

Applicants hereby claim priority under the International Convention and all rights to which they are entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Application:

2000-162804, filed May 31, 2000.

A certified copy of the priority document is enclosed.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

Attorney for Applicants

Registration No. 9,196

FITZPATRICK, CELLA, HARPER & SCINTO 30 Rockefeller Plaza New York, New York 10112-3801

Facsimile: (212) 218-2200

NY\_MAIN196704v1



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日 Date of Application:

2000年 5月31日

出願番号 Application Number:

特願2000-162804

出 願 人 Applicant(s):

キヤノン株式会社

RECEIVED TO 1200,

2001年 6月12日

特 許 庁 長 官 Commissioner, Japan Patent Office





【書類名】

特許願

【整理番号】

4032102

【提出日】

平成12年 5月31日

【あて先】

特許庁長官殿

【国際特許分類】

H01L 31/00

H01L 21/00

【発明の名称】

シリコン系薄膜の形成方法、シリコン系薄膜及び光起電

力素子

【請求項の数】

15

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社

内

【氏名】

近藤 隆治

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社

内

【氏名】

松田 高一

【特許出願人】

【識別番号】

000001007

【氏名又は名称】

キヤノン株式会社

【代表者】

御手洗 富士夫

【代理人】

【識別番号】

100088096

【弁理士】

【氏名又は名称】

福森 久夫

【電話番号】

03-3261-0690

【手数料の表示】

【予納台帳番号】

007467

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9703882

【プルーフの要否】

【書類名】 明細書

【発明の名称】 シリコン系薄膜の形成方法、シリコン系薄膜及び光起電力素子

## 【特許請求の範囲】

【請求項1】 高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させることを特徴としたシリコン系薄膜の形成方法。

【請求項2】 前記原料ガス中の水素の流量がフッ化ケイ素の流量以上であることを特徴とした請求項1に記載のシリコン系薄膜の形成方法。

【請求項3】 前記シリコン系薄膜の形成時の圧力が50mTorr以上であることを特徴とした請求項1に記載のシリコン系薄膜の形成方法。

【請求項4】 高周波プラズマCVD法を用いて形成したシリコン系薄膜であって、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させる条件下で形成したことを特徴としたシリコン系薄膜。

【請求項5】 前記シリコン系薄膜が、1. $5 \times 10^{18}$ atoms/cm $^3$ 以上 5. $0 \times 10^{19}$ atoms/cm $^3$ 以下の酸素原子を含むことを特徴とした請求項4に記載のシリコン系薄膜。

【請求項6】 前記原料ガス中の水素の流量がフッ化ケイ素の流量以上であることを特徴とした請求項4に記載のシリコン系薄膜。

【請求項7】 前記シリコン系薄膜の形成時の圧力が50mTorr以上であることを特徴とした請求項4に記載のシリコン系薄膜。

【請求項8】 前記シリコン系薄膜は、結晶成分に起因するラマン散乱強度がア モルファス成分に起因するラマン散乱強度の3倍以上であること特徴とした請求 項4に記載のシリコン系薄膜。

【請求項9】 前記シリコン系薄膜は、エックス線又は電子線回折による(220)の回折強度の割合が全回折強度に対して50%以上であることを特徴とした請求項4に記載のシリコン薄膜。

【請求項10】 基板上に少なとも一組のpin接合からなる半導体層を含んだ 光起電力素子において、少なくとも一つのi型半導体層が、高周波プラズマCV D法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素 及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0. 5ppm以下の酸素原子を含有させる条件下で形成したことを特徴とした光起電 力素子。

【請求項11】 前記i型半導体層が、1. $5 \times 10^{18}$ atoms/cm $^3$ 以上 5. $0 \times 10^{19}$ atoms/cm $^3$ 以下の酸素原子を含むシリコン系薄膜を含む ことを特徴とした請求項10に記載の光起電力素子。

【請求項12】 前記原料ガス中の水素の流量がフッ化ケイ素の流量以上である ことを特徴とした請求項10に記載の光起電力素子。

【請求項13】 前記i型半導体層の形成時の圧力が50mTorr以上であることを特徴とした請求項10に記載の光起電力素子。

【請求項14】 前記i型半導体層は、結晶成分に起因するラマン散乱強度がア モルファス成分に起因するラマン散乱強度の3倍以上であるシリコン系薄膜を含 むこと特徴とした請求項10に記載の光起電力素子。

【請求項15】 前記i型半導体層は、エックス線又は電子線回折による(220)の回折強度の割合が全回折強度に対して50%以上であるシリコン系薄膜を含むことを特徴とした請求項10に記載の光起電力素子。

# 【発明の詳細な説明】

[0001]

# 【発明の属する技術分野】

本発明はシリコン系薄膜の形成方法、シリコン系薄膜、pin接合を一組以上 堆積して形成される太陽電池、センサー等の光起電力素子に関するものである。

[0002]

# 【従来の技術】

結晶性を示すシリコン薄膜の形成方法としては、従来からキャスト法などの液相から成長させる方法が行われてきたが、高温処理が必要であり、量産性・低コスト化に向けての課題があった。

[0003]

キャスト法以外の結晶性を示すシリコン薄膜の形成方法としては、特開平5-136062に記載のアモルファスシリコン形成後に水素プラズマ処理を行い、 これを繰り返すことにより多結晶シリコン膜を形成する方法が開示されている。

[0004]

【発明が解決しようとする課題】

一般的に結晶性を示すシリコン薄膜を用いた光起電力素子では、結晶粒界におけるシリコンのダングリングボンド等の影響、結晶粒界近傍に生じるひずみ、結晶自体の不完全性などによってキャリアの走行性が妨げられ、光起電力素子としての光電特性に悪影響を与えることが知られている。

[0005]

上記の影響を軽減するための対策として、結晶化度及び結晶性を向上させるために、成膜速度を低下させたり、シリコン膜の形成と水素雰囲気でのアニールを繰り返しながら膜形成を行うなどの工夫を要していた。これらの処理は、成膜時間を長くしコストを高める要因となっていた。

[0006]

そこで、本発明は上記した課題を解決し、産業的に実用レベルにある成膜速度で、光電特性の優れたシリコン薄膜の形成方法と、シリコン薄膜及び光起電力素子を提供することを目的としている。

[0007]

【課題を解決するための手段】

本発明は、高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させることを特徴としたシリコシ系薄膜の形成方法を提供する。

[0008]

本発明は、高周波プラズマCVD法を用いて形成したシリコン系薄膜であって、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して 0. 1 p p m以上 0. 5 p p m以下の酸素原子を含有させる条件下で形成し

たことを特徴としたシリコン系薄膜を提供する。

[0009]

本発明は、基板上に少なくとも一組のpin接合からなる半導体層を含んだ光起電力素子において、少なくとも一つのi型半導体層が、高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させる条件下で形成したことを特徴とした光起電力素子を提供する。

[0010]

前記原料ガス中の水素の流量がフッ化ケイ素の流量以上であることが好ましい。前記シリコン系薄膜、i型半導体層の形成時の圧力が50mTorr以上であることが好ましい。前記シリコン系薄膜が、1.5×10<sup>18</sup> atoms/cm<sup>3</sup>以上5.0×10<sup>19</sup> atoms/cm<sup>3</sup>以下の酸素原子を含むことが好ましい。前記シリコン系薄膜は、結晶成分に起因するラマン散乱強度がアモルファス成分に起因するラマン散乱強度の3倍以上であることが好ましい。前記シリコン系薄膜は、エックス線又は電子線回折による(220)の回折強度の割合が全回折強度に対して50%以上であることが好ましい。

[0011]

【作用】

前述した課題を解決するために鋭意研究を重ねた結果、本発明者は高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させることにより、結晶度が高く結晶性の良好で(220)方向に配向したシリコン系薄膜を高速で堆積することが可能であり、前記シリコン系薄膜を、基板上に少なくとも一組のpin接合からなる半導体層を含んだ光起電力素子の少なくとも一つのi型半導体層の少なくとも一部に用いることにより、良好な光電変換効率をもち、密着性、耐環境性に優れた光起電力素子を、従来よりも大幅にコストを低減させて形成することが可能になったことを見出した。

[0012]

上記の構成にすることにより、以下の作用がある。

## [0013]

高周波を用いたプラズマCVD法により結晶相を含むシリコン系薄膜を形成する方法は、固相反応と比較してプロセス時間が短く、プロセス温度も低くすることが可能なため低コスト化に有利である。特に、pin接合を有する光起電力素子において、膜厚の大きなi型半導体層に適用することで、この効果は大きく発揮される。具体的には、周波数が10MHz~10GHzの高周波を用いたCVD法で形成する方法は、特に好ましいものである。

### [0014]

実質的に光吸収層として機能するi型半導体層を結晶相を含むi型半導体層とした場合には、アモルファスの場合に問題になるステブラーーロンスキー(StaeblerーWronski)効果による光劣化現象を抑制することができるメリットがある。ここで、原料ガスにフッ化ケイ素及び水素を含んだ原料ガスを用いた高周波プラズマCVD法では、プラズマ内に種々の活性種が形成される。プラズマ内の活性種の種類としては、SiFnHn(0≦n、m≦4)、HF、F、Hなどがあげられる。これらの活性種の機能の詳細は不明であるが、シリコン系薄膜の堆積に寄与する活性種に加えて、エッチングに寄与する活性種もある点が特徴であると思われる。このため、膜表面の相対的に結合力の弱いSi-Si結合をエッチングしながら膜の堆積が進むことで、アモルファスの領域の少ない結晶化度の大きなシリコン系薄膜の形成が可能になると考えられる。また、エッチングの過程では、結合が切断されることに伴ないラジカルが形成され、構造緩和が促進されるため、より低温のプロセス温度下での良質なシリコン系薄膜の形成が可能になると考えられる。

# [0015]

ここで、結晶相を含むシリコン系薄膜をi型半導体層に採用した場合の問題点 として、結晶粒界が多数キャリア、少数キャリア双方に影響を与えて性能を劣化 させることが知られている。結晶粒界の影響を抑制するためには、i型半導体層 内の結晶粒径を大きくして結晶粒界密度を低下させることが有効な手段の一つで あると考えられる。i型半導体層形成初期から、結晶粒界密度の低い結晶相を形成することが、特に重要な技術課題となる。ここで、i型半導体形成時に用いる原料ガス中に、フッ化ケイ素及び水素に加えて微量の酸素を添加すると、成膜初期における結晶核の発生が抑制され、形成されるシリコン系薄膜中の結晶粒径は相対的に増加し、その結果、結晶粒界密度の小さなシリコン系薄膜の形成が可能であるという作用があることを本発明者は発見した。

[0016]

この現象の理由の詳細は不明であるが、結晶核形成のためには、結晶化するこ とによる自由エネルギーの変化と、表面積をつくるための自由エネルギーの変化 の兼ね合いによって決まる臨界半径より大きな核の形成が必要となると考えられ 、さらに、結晶核が形成された後は、表面積エネルギーの著しい増加を伴なう新 しい結晶核の発生よりも、既存の結晶核のまわりに結晶が成長するほうがエネル ギー的に有利である場合には、結晶核が成長する形で結晶化が進行していくもの と考えられる。上記のことを鑑みると、フッ化ケイ素中に微量の酸素を含有させ ることによって、堆積膜形成時にシリコンネットワーク中に酸素が導入され、そ の部分が非晶質的な構造になり、フッ化ケイ素及び水素からなる活性種によって エッチング作用を受けやすくなる。その結果結晶核の芽の多くが、臨界半径まで 成長することが抑制されることになり、その結果、結晶核形成密度が低下するも のと考えられる。また、結晶臨界半径以上に結晶核が成長している領域に対して は、表面近傍の緩和を酸素がより促進し、相対的にエッチングよりも堆積の効果 がより優勢になるものと思われる。以上のことから結晶粒界密度の小さなシリコ ン系薄膜の形成が可能になるのではないかと思われる。ただし、過剰な酸素の存 在は、Siネットワークを乱したり、バルク中へ取り込まれることによる結晶性 の低下、伝導度の低下を引き起こすために好ましいものではない。以上を鑑みる と、上記の効果は、髙周波プラズマCVD法を用いてシリコン系薄膜を形成する 方法において、原料ガスにフッ化ケイ素及び水素を含み前記原料ガス中にシリコ ン原子に対して0.1ppm以上0.5ppm以下の濃度で酸素原子を含有させ ることによって、より好ましく発現することができる。

[0017]

結晶性を示すシリコンは一般にダイヤモンド構造を持ち、シリコン原子は4配 位位置を占めているが、結晶相を含むシリコン系薄膜では、結晶粒界近傍におい て、構造の歪みや、転位の集中などによって、結晶学的規則性が乱れた不規則粒 界が生じる部分があるものと考えられる。このような不規則粒界に存在する未結 合手を不活性化させる原子としては、原料ガスにフッ化ケイ素及び水素を含む場 合には、水素、フッ素があげられそれぞれ効果を示すが、末結合手の密度が相対 的に高い領域においては、価数の大きな酸素が含有されていると、より効果的で あると考えられる。また、フッ素は電気陰性度が高い原子であり、Siネットワ ーク中のフッ素原子近傍の荷電状態を変化させ、バンドの曲がりを形成すること が考えられるが、酸素原子の場合にはその影響を抑制することができると考えら れる。また、結晶粒界によって形成される界面は、ほとんど金属的な挙動を示す と考えられ、界面にそってチャンネルが形成されて電流が流れた場合には、シャ ント抵抗低下の要因になる。ここで、酸素を導入することによって、チャンネル の形成を抑制することができると考えられる。以上の効果は、前記シリコン系薄 膜が、1.  $5 \times 10^{18}$ atoms/cm<sup>3</sup>以上5.  $0 \times 10^{19}$ atoms/cm<sup>3</sup> 以下の酸素原子を含むことによって、より好ましく発現することができる。さら に好ましくは5.  $0 \times 10^{18}$ atoms/cm $^3$ 以上3.  $0 \times 10^{19}$ atoms  $/cm^3$ 以下であり、最も好ましくは8.  $0 \times 10^{18}$ atoms/ $cm^3$ 以上2.  $0 \times 10^{19}$ atoms/cm<sup>3</sup>以下である。

## [0018]

結晶粒径の制御のための別の要素として、結晶の配向性があげられる。ランダムな結晶方位で膜の堆積が進行した場合には、成長の過程でそれぞれの結晶粒が衝突しあい相対的に結晶粒の大きさが小さくなると考えられるが、特定の方位に配向させ成長の方向性をそろえることで、結晶粒同士のランダムな衝突を抑制することができ、その結果結晶粒径をより大きくすることが期待される。また、ダイヤモンド構造をとる結晶性シリコンにおいては、(220)面は、面内の原子密度が最も高いため、この面を成長面とした場合に、密着性の良好なシリコン系薄膜を形成することができるので好ましいものである。ASTMカードから、無配向の結晶性シリコンでは、低角側から11反射分の回折強度の総和に対する(

220) 面の回折強度の割合は約23%であり、(220) 面の回折強度の割合が23%を上回る構造は、この面方向に配向性を有することになる。特に(220) 面の回折強度の割合が50%以上の構造においては、上記の効果がより促進され特に好ましいものである。ステブラーーロンスキー(Staebler-Wronski)効果による光劣化現象の抑制、及び結晶粒界密度の低下の点を鑑みて、本発明者が鋭意検討を重ねた結果、結晶成分に起因するラマン散乱強度(典型的な例として520cm<sup>-1</sup>付近)が、アモルファスに起因するラマン散乱強度(典型的な例として480cm<sup>-1</sup>付近)の3倍以上であることが好ましいことを見出した。

# [0019]

上記のような配向性と結晶化度を持つシリコン系薄膜の形成を、堆積しつつエッチングも行ないながら、トータルとして高速成膜で実現するためには、プラズマプロセスの制御が重要な技術課題となる。高速成膜を行なうためには、原料ガスの分解効率を高めるために投入電力の増加が必要であるが、このときには、堆積及びエッチングの機能を果たす中性活性種だけでなく、イオンも同時に増加する。イオンは、基板近傍のシース領域において静電引力によって加速され、堆積膜にイオン衝撃として結晶格子を歪ませたり、膜中にボイドを作る要因となるなどの高品質のシリコン系薄膜の形成のための障害となったり、下地層との密着性や、耐環境性を低下させることなどが考えられる。ここで、相対的に圧力の高い条件下でプラズマを生起させると、プラズマ中のイオンは、他のイオン、活性種などとの衝突機会が増加することによって、イオン衝撃が低下したり、イオン密度そのものが減少することなどが期待できる。

### [0020]

また圧力を高くした状態では、基板近傍に高密度のプラズマを生起することが 可能になり、それによって堆積作用とエッチング作用といった堆積膜表面反応も より活発になるものと思われる。上記のように、高品質なシリコン系薄膜を高速 で形成するためには、プラズマの圧力や、電力といった形成条件を調整し、プラ ズマ密度や活性種の種類を制御することによって可能になると考えられる。本発 明者が鋭意検討を重ねた結果、イオンダメージの低減の効果、結晶粒界への酸素 の導入の効果などを鑑みると、圧力に関しては50mTorr以上であることが 好ましい。

[0021]

また、SiH<sub>4</sub>系において高い圧力で高速成膜をした場合には、反応副生成物として高次シランの発生による結晶性の低下、ポリシランなどの粉末の発生により、装置内、排気系などへ堆積し、装置の稼動率を低下させる要因となっていたが、フッ化ケイ素ではポリシランの発生はほとんど認められず、メンテナンス性の点からもすぐれている。

[0022]

高周波プラズマCVD 法を用いてシリコン薄膜を形成する場合、フッ化ケイ素に水素を加えることによって形成されるSiF₂H、SiFH₂などの、水素を含むハロゲン化シラン系活性種を形成することで、高速成膜が可能になると考えられる。前記SiF₂H、SiFH₂などの、水素を含むフッ化ケイ素系活性種を形成するためには、SiF₄と活性化水素の活発な反応過程が必要となるが、その点から鑑みてても、本発明の相対的に圧力の高い形成方法はすぐれている思われる。前記SiF₂H、SiFH₂などの、水素を含むフッ化ケイ素系活性種が堆積に大きく寄与するために高速成膜が可能になるものと思われるが、それ以外の水素の効果としては、水素ラジカルによる表面拡散の活性化による結晶性の向上、膜表面及び表面近傍のFの抜き取り効果、パシベーション効果による粒界の不活性化などがあげられ、この反応系における水素の役割は大きいと考えられる。特に、フッ化ケイ素と水素の流量が、水素の流量がハロゲン化シリコンの流量以上であることが、上記の効果を大きく発揮するために、好ましいものである。

[0023]

【発明の実施の形態】

次に本発明の光起電力素子の構成要素について説明する。

[0024]

図1は本発明の光起電力素子の一例を示す模式的な断面図である。図中101 は基板、102は半導体層、103は第二の透明導電層、104は集電電極であ る。また、101-1は基体、101-2は金属層、101-3は第一の透明導 電層である。これらは基板101の構成部材である。

[0025]

(基体)

基体101-1としては、金属、樹脂、ガラス、セラミックス、半導体バルク 等からなる板状部材やシート状部材が好適に用いられる。その表面には微細な凸 凹を有していてもよい。透明基体を用いて基体側から光が入射する構成としても よい。また、基体を長尺の形状とすることによってロール・ツー・ロール法を用 いた連続成膜を行うことができる。特にステンレス、ポリイミド等の可撓性を有 する材料は基体101-1の材料として好適である。

[0026]

## (金属層)

金属層101-2は電極としての役割と、基体101-1にまで到達した光を 反射して半導体層102で再利用させる反射層としての役割とを有する。その材料としては、A1、Cu、Ag、Au、CuMg、A1Si等を好適に用いることができる。その形成方法としては、蒸着、スパッタ、電析、印刷等の方法が好適である。金属層101-2は、その表面に凸凹を有することが好ましい。それにより反射光の半導体層102内での光路長を伸ばし、短絡電流を増大させることができる。基体101-1が導電性を有する場合には金属層101-2は形成しなくてもよい。

[0027]

### (第一の透明導電層)

第一の透明導電層101-3は、入射光及び反射光の乱反射を増大し、半導体層102内での光路長を伸ばす役割を有する。また、金属層101-2の元素が半導体層102へ拡散あるいはマイグレーションを起こし、光起電力素子がシャントすることを防止する役割を有する。さらに、適度な抵抗をもつことにより、半導体層のピンホール等の欠陥によるショートを防止する役割を有する。さらに、第一の透明導電層101-3は、金属層101-2と同様にその表面に凸凹を有していることが望ましい。第一の透明導電層101-3は、ZnO、ITO等の導電性酸化物からなることが好ましく、蒸着、スパッタ、CVD、電析等の方

法を用いて形成されることが好ましい。これらの導電性酸化物に導電率を変化させる物質を添加してもよい。

[0028]

また、酸化亜鉛層の形成方法としては、スパッタ、電析等の方法を用いて形成 されることが好ましい。

[0029]

スパッタ法によって酸化亜鉛膜を形成する条件は、方法やガスの種類と流量、内圧、投入電力、成膜速度、基板温度等が大きく影響を及ぼす。例えばDCマグネトロンスパッタ法で、酸化亜鉛ターゲットを用いて酸化亜鉛膜を形成する場合には、ガスの種類としてはAr、Ne、Kr、Xe、Hg、O2などがあげられ、流量は、装置の大きさと排気速度によって異なるが、例えば成膜空間の容積が20リットルの場合、1sccmから100sccmが望ましい。また成膜時の内圧は1×10<sup>-4</sup>Torrから0.1Torrが望ましい。投入電力は、ターゲットの大きさにもよるが、直径15cmの場合、10Wから100kWが望ましい。また基板温度は、成膜速度によって好適な範囲が異なるが、1μm/hで成膜する場合は、70℃から450℃であることが望ましい。

[0030]

また電析法によって酸化亜鉛膜を形成する条件は、耐腐食性容器内に、硝酸イオン、亜鉛イオンを含んだ水溶液を用いるのが好ましい。硝酸イオン、亜鉛イオンの濃度は、0.001mo1/1から1.0mo1/1の範囲にあるのが望ましく、0.01mo1/1から0.5mo1/1の範囲にあるのがより望ましく、0.1mo1/1から0.25mo1/1の範囲にあるのがさらに望ましい。硝酸イオン、亜鉛イオンの供給源としては特に限定するものではなく、両方のイオンの供給源である硝酸亜鉛でもよいし、硝酸イオンの供給源である硝酸アンモニウムなどの水溶性の硝酸塩と、亜鉛イオンの供給源である硫酸亜鉛などの亜鉛塩の混合物であってもよい。さらに、これらの水溶液に、異常成長を抑制したり密着性を向上させるために、炭水化物を加えることも好ましいものである。炭水化物の種類は特に限定されるものではないが、グルコース(ブドウ糖)、フルクトース(果糖)などの単糖類、マルトース(麦芽糖)、サッカロース(ショ糖)

などの二糖類、デキストリン、デンプンなどの多糖類などや、これらを混合したものを用いることができる。水溶液中の炭水化物の量は、炭水化物の種類にもよるが概ね、0.001g/1から300g/1の範囲にあるのが望ましく、0.005g/1から100g/1の範囲にあるのがより望ましく、0.01g/1から60g/1の範囲にあることがさらに望ましい。電析法により酸化亜鉛膜を堆積する場合には、前記の水溶液中に酸化亜鉛膜を堆積する基体を陰極にし、亜鉛、白金、炭素などを陽極とするのが好ましい。このとき負荷抵抗を通して流れる電流密度は、10mA/dm²から10A/dm²であることが好ましい。

[0031]

# (基板)

以上の方法により、基体101-1上に必要に応じて、金属層101-2、第 -の透明導電層101-3を積層して基板101を形成する。また、素子の集積 化を容易にするために、基板101に中間層として絶縁層を設けてもよい。

[0032]

### (半導体層)

本発明のシリコン系薄膜及び半導体層102の主たる材料としては、アモルファス相あるいは結晶相、さらにはこれらの混相系のSiが用いられる。Siに代えて、SiとC又はGeとの合金を用いても構わない。半導体層102には同時に、水素及び/又はハロゲン原子が含有される。その好ましい含有量は0.1~40原子%である。半導体層をp型半導体層とするにはIII属元素、n型半導体層とするにはV属元素を含有する。p型層及びn型層び電気特性としては、活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。また比抵抗としては100Ωcm以下が好ましく、1Ωcm以下が最適である。スタックセル(pin接合を複数有する光起電力素子)の場合、光入射側に近いpin接合のi型半導体層はバンドギャップが広く、遠いpin接合になるに随いバンドギャップが狭くなるのが好ましい。また、i層内部ではその膜厚方向の中心よりもp層寄りにバンドギャップの極小値があるのが好ましい。光入射側のドープ層(p型層もしくはn型層)は光吸収の少ない結晶性の半導

体か、又はバンドギャップの広い半導体が適している。pin接合を2組積層し

たスタックセルの例としては、i型シリコン系半導体層の組み合わせとして、光 入射側から(アモルファス半導体層、結晶相を含む半導体層)、(結晶相を含む 半導体層、結晶相を含む半導体層)となるものがあげられる。また、pin接合 を3組積層した光起電力素子の例としてはi型シリコン系半導体層の組み合わせ として、光入射側から(アモルファス半導体層、アモルファス半導体層、結晶相 を含む半導体層)、(アモルファス半導体層、結晶相を含む半導体層、結晶相を含む半導体層)、(結晶相を含む半導体層、結晶相を含む半導体層、結晶相を含む半導体層)となるものがあげられる。

# [0033]

i型半導体層としては光(630nm)の吸収係数( $\alpha$ )が5000 $cm^{-1}$ 以上、ソーラーシミュレーター(AM1. 5、100 $mW/cm^2$ )による擬似太陽光照射化の光伝導度( $\sigma$ p)が10×10 $^{-5}$ S/cm以上、暗伝導度( $\sigma$ d)が10×10 $^{-6}$ S/cm以下、コンスタントフォトカレントメソッド(CPM)によるアーバックエナジーが55me V以下であるのが好ましい。 i型半導体層としては、わずかにp型、n型になっているものでも使用することができる。

#### [0034]

本発明の構成要素である半導体層102についてさらに説明を加えると、図3 は本発明の光起電力素子の一例として、一組のpin接合をもつ半導体層102 を示す模式的な断面図である。図中102-1は第一の導電型を示す半導体層で あり、さらに、本発明のシリコン系薄膜からなる結晶相を含むi型半導体層10 2-2、第二の導電型を示す半導体層102-3を積層する。pin接合を複数 持つ半導体層においては、そのなかのうちの少なくとも一つが前記の構成である ことが好ましい。また光入射側の導電型は、p型半導体層でも、n型半導体層で も構わない。

### [0035]

#### (半導体層の形成方法)

本発明のシリコン系薄膜、及び上述の半導体層102を形成するには、高周波 プラズマCVD法が適している。以下、高周波プラズマCVD法によって半導体 層102を形成する手順の好適な例を示す。

- (1) 減圧状態にできる半導体形成用真空容器内を所定の堆積圧力に減圧する
- (2) 堆積室内に原料ガス、希釈ガス等の材料ガスを導入し、堆積室内を真空ポンプによって排気しつつ、堆積室内を所定の堆積圧力に設定する。
- (3) 基板101をヒーターによって所定の温度に設定する。
- (4) 高周波電源によって発振された高周波を前記堆積室に導入する。前記堆積室への導入方法は、高周波を導波管によって導き、アルミナセラミックスなどの誘電体窓を介して堆積室内に導入したり、高周波を同軸ケーブルによって導き、金属電極を介して堆積室内に導入したりする方法がある。
- (5) 堆積室内にプラズマを生起させて原料ガスを分解し、堆積室内に配置された基板101上に堆積膜を形成する。この手順を必要に応じて複数回繰り返して半導体層102を形成する。

[0036]

半導体層102の形成条件としては、堆積室内の基板温度は $100\sim450$ ℃、圧力は0.5mTorr $\sim10$ Torr、本発明のシリコン系薄膜を形成する時は50mTorr以上、高周波パワー密度は $0.001\sim1$ W/cm $^3$ (投入電力/堆積室体積)が好適な条件としてあげられる。

[0037]

半導体層102の形成に適した原料ガスとしては、 $SiH_4$ 、 $Si_2H_6$ 等のシリコン原子を含有したガス化しうる化合物、及び $SiF_4$ 、 $Si_2F_6$ 、 $SiH_2F_2$ 、 $SiH_2Cl_2$ 、 $SiCl_4$ 、 $Si_2Cl_6$ 等のハロゲン化シリコンがあげられる。常温で気化しているものはガスボンベを用い、液化しているものは不活性ガスによるバブリングを行なって使用する。合金系にする場合にはさらに、 $GeH_4$ や $CH_4$ などのようにGeやCを含有したガス化しうる化合物を原料ガスに添加することが望ましい。

[0038]

原料ガスは、希釈ガスで希釈して堆積室内に導入することが望ましい。希釈ガスとしては、 $H_2$ やHeなどがあげられる。本発明のシリコン系薄膜の形成のための原料ガスとしては、 $SiF_4$ 、 $Si_2F_6$ 、 $SiH_2F_2$ などのフッ化ケイ素、

水素、さらにこれらに酸素を添加したものが好ましい。半導体層をp型層とするためのドーパントガスとしては $B_2H_6$ 、 $BF_3$ 等が用いられる。また、半導体層をn型層とするためのドーパントガスとしては、 $PH_3$ 、 $PF_3$ 等が用いられる。結晶相の薄膜や、SiC等の光吸収が少ないかバンドギャップの広い層を堆積する場合には、p料ガスに対する希釈ガスの割合を増やし、比較的高いパワー密度の高周波を導入するのが好ましい。

[0039]

## (第二の透明導電層)

第二の透明導電層103は、光入射側の電極であるとともに、その膜厚を適当に設定することにより反射防止膜の役割をかねることができる。第二の透明導電層103は、半導体層102の吸収可能な波長領域において高い透過率を有することと、抵抗率が低いことが要求される。好ましくは550nmにおける透過率が80%以上、より好ましくは85%以上であることが望ましい。抵抗率は $5\times10^{-3}\Omega$ cm以下、より好ましくは $1\times10^{-3}\Omega$ cm以下であることが好ましい。第二の透明導電層103の材料としては、ITO、ZnO、 $In_2O_3$ 等を好適に用いることができる。その形成方法としては、蒸着、CVD、スプレー、スピンオン、浸漬などの方法が好適である。これらの材料に導電率を変化させる物質を添加してもよい。

[0040]

# (集電電極)

集電電極104は集電効率を向上するために透明電極103上に設けられる。 その形成方法として、マスクを用いてスパッタによって電極パターンの金属を形成する方法や、導電性ペーストあるいは半田ペーストを印刷する方法、金属線を 導電性ペーストで固着する方法などが好適である。

[0041]

なお、必要に応じて光起電力素子の両面に保護層を形成することがある。同時 に光起電力素子の裏面(光入射側と反射側)などに鋼板等の補教材を併用しても よい。

[0042]

# 【実施例】

以下の実施例では、光起電力素子として太陽電池を例に挙げて本発明を具体的にするが、これらの実施例は本発明の内容を何ら限定するものではない。

[0043]

## (実施例1)

図2に示した堆積膜形成装置201を用い、以下の手順でシリコン系薄膜を形成した。

# [0044]

図2は、本発明のシリコン系薄膜及び光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図である。図2に示す堆積膜形成装置201は、基板送り出し容器202、半導体形成用真空容器211~216、基板巻き取り容器203が、ガスゲート221~227を介して結合することによって構成されている。この堆積膜形成装置201には、各容器及び各ガスゲートを貫いて帯状の導電性基板204がセットされる。帯状の導電性基板204は、基板送り出し容器202に設置されたボビンから巻き出され、基板巻き取り容器203で別のボビンに巻き取られる。

#### [0045]

半導体形成用真空容器211~216は、それぞれ堆積室を有しており、該放電室内の高周波導入部241~246に高周波電源251~256から高周波電力を印加することによってグロー放電を生起させ、それによって原料ガスを分解し導電性基板204上に半導体層を堆積させる。また、各半導体形成用真空容器211~216には、原料ガスや希釈ガスを導入するためのガス導入管231~236が接続されている。

# [0046]

図2に示した堆積膜形成装置201は、半導体形成用真空容器を6個具備しているが、以下の実施例においては、すべての半導体形成用真空容器でグロー放電を生起させる必要はなく、製造する光起電力素子の層構成にあわせて各容器でのグロー放電の有無を選択することができる。また、各半導体形成用真空容器には、各堆積室内での導電性基板204と放電空間との接触面積を調整するための、

不図示の成膜領域調整板が設けられており、これを調整することによって各容器 で形成される各半導体膜の膜厚を調整することができるようになっている。

[0047]

まず、ステンレス(SUS430BA)からなる帯状の基体(幅40cm、長さ200m、厚さ0.125mm)を十分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、Ag電極をターゲットとして、厚さ100nmのAg薄膜をスパッタ蒸着させた。さらにZnOターゲットを用いて、厚さ1.2μmのZnO薄膜をAg薄膜の上にスパッタ蒸着し、帯状の導電性基板204を形成した。

[0048]

次に基板送り出し容器202に、導電性基板204を巻いたボビンを装着し、 導電性基板204を搬入側のガスゲート、半導体形成用真空容器211、212 、213、214、215、216、搬出側のガスゲートを介し、基板巻き取り 容器203まで通し、帯状の導電性基板204がたるまないように張力調整を行った。そして、基板送り出し容器202、半導体形成用真空容器211、212 、213、214、215、216、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、5×10<sup>-6</sup>Torr以下まで充分に真空排気した。

[0049]

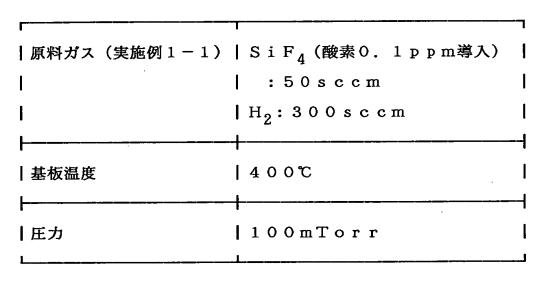
次に、真空排気系を作動させつつ、半導体形成用真空容器212へガス導入管232から原料ガス及び希釈ガスを供給した。

[0050]

また、半導体形成用真空容器212以外の半導体形成用真空容器にはガス導入管から200sccmのH2ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500sccmのH2ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器212内の圧力を所望の圧力に調整した。形成条件は表1に示す通りである。

[0051]

【表1】



[0052]

半導体形成用真空容器212内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

# [0053]

次に、半導体形成用真空容器 2 1 2 内の高周波導入部 2 4 2 に高周波電源 2 5 2 より高周波を導入し、半導体形成用真空容器 2 1 2 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上にシリコン系薄膜を 1 μ m形成した(実施例 1 ー 1)。ここで、半導体形成用真空容器 2 1 2 には周波数 2 . 4 5 G H z 、パワー 3 0 0 W の高周波電力を高周波導入部 2 4 2 から導入した。

#### [0054]

次に、原料ガスを表 2 に示すように変化させながら、実施例 1-1 と同様にシリコン系薄膜を形成した(実施例 1-2、実施例 1-3、比較例 1-2)。

# [0055]

実施例1-1、1-2、1-3と比較例1-1、1-2で作成したシリコン系 薄膜をエックス線回折装置により回折ピークを測定し、全回折強度に対する(2 20)の回折強度の割合を調べ、さらに(220)反射の回折ピークの半値幅よ りScherrer半径を求めた。また、コンスタントフォトカレントメソッド (CPM)によりアーバックエナジー、シリコン系薄膜中の酸素濃度のSIMS 測定した。これらの結果を表3に示す。

[0056]

表2に示すように、実施例1-1、1-2、1-3のシリコン系薄膜は、比較例1-1、1-2のシリコン系薄膜と比較して、(220)配向性、結晶粒径が 共に良好で、膜質もすぐれている。以上のことより、本発明のシリコン系薄膜は 、優れた特長を持つことがわかる。

[0057]

# 【表2】

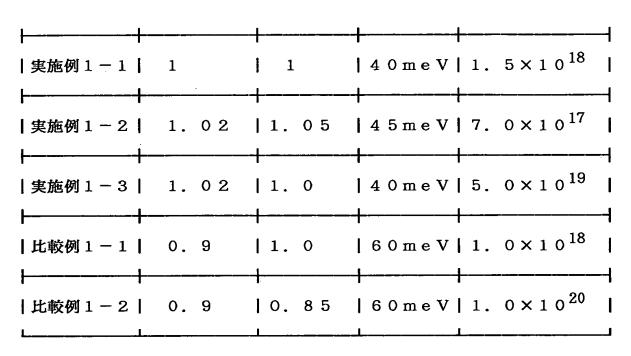
SiF <sub>4</sub> (酸素 0.3 p p m 導入): 5 0 s c c m
SiF <sub>4</sub> (酸素0.5ppm導入):50sccm
SiF <sub>4</sub> (酸素0.05ppm導入):50sccm
SiF <sub>4</sub> (酸素1. 0ppm導入):50sccm

[0058]

# 【表3】

					_
I	1	1	1	•	•
l	全回折強度	(220)の	アーバック	薄膜中の	I
1	に対する	Scherrer	エナジー	酸素濃度	١
1	[ (220)	半径	1	(atoms	1
I	回折強度	1	1	$/ c m^3$	I
I	の割合	1	1	1	١





全回折強度に対する(220)の回折強度の割合、(220)のScherre ェ半径は、実施例1-1の値を1に規格化した値。

[0059]

### (実施例2)

図2に示した堆積膜形成装置201を用い、以下の手順でシリコン系薄膜を形成した。

[0060]

実施例1と同様に、帯状の導電性基板204を作成し、堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、5×10<sup>-6</sup>Torr以下まで充分に真空排気した。

[0061]

次に、真空排気系を作動させつつ、半導体形成用真空容器212へガス導入管232から原料ガス及び希釈ガスを供給した。

[0062]



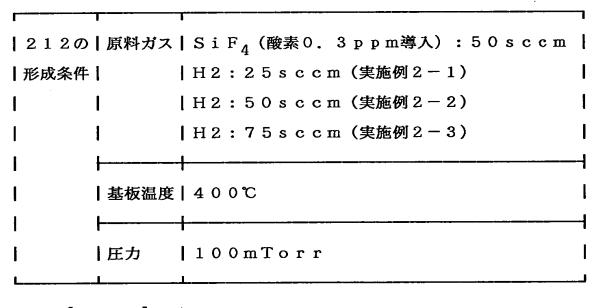
この状態で真空排気系の排気能力を調整して、半導体形成用真空容器 2 1 2 内の 圧力を所望の圧力に調整した。

[0063]

次に、半導体形成用真空容器 2 1 2 内の高周波導入部 2 4 2 に高周波電源 2 5 2 より高周波を導入し、半導体形成用真空容器 2 1 2 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に結晶相を含む i 型半導体層(膜厚 1 μm)を形成し、シリコン系薄膜を形成した。ここで、半導体形成用真空容器 2 1 2 には周波数 2 . 4 5 G H z 、パワー3 0 0 Wの高周波電力を高周波導入部 2 4 2 から導入した。またシリコン薄膜の形成は、H<sub>2</sub>流量を表 4 に示すように変えながら行なった。(実施例 2 - 1 、2 - 2 、2 - 3)。

[0064]

## 【表4】



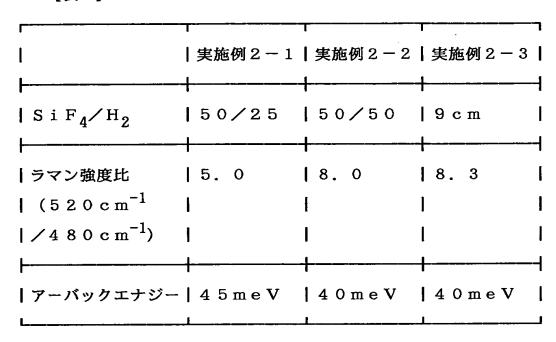
[0065]

実施例2-1、2-2、2-3で作成したシリコン系薄膜のラマン散乱スペクトルを測定し、 $520 \, \mathrm{cm}^{-1}$ 付近(結晶成分に起因)と $480 \, \mathrm{cm}^{-1}$ 付近(アモルファスに起因)のラマン強度比を調べた。また、コンスタントフォトカレントメソッド(CPM)によりアーバックエナジーを測定した。これらの結果を表 5に示す。

[0066]



【表5】



[0067]

実施例2-1、2-2、2-3シリコン系薄膜は、優れた結晶性を示し、膜質もすぐれていたが、S i  $F_4$ <  $H_2$ とすることで、より優れた特長を持つことがわかる。

[0068]

### (実施例3)

図2に示した堆積膜形成装置201を用い、以下の手順でシリコン系薄膜を形成した。

[0069]

実施例1と同様に、帯状の導電性基板204を作成し、堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、5×10<sup>-6</sup>Torr以下まで充分に真空排気した。

[0070]

次に、真空排気系を作動させつつ、半導体形成用真空容器212へガス導入管232から表6に示す原料ガス及び希釈ガスを供給した。

[0071]



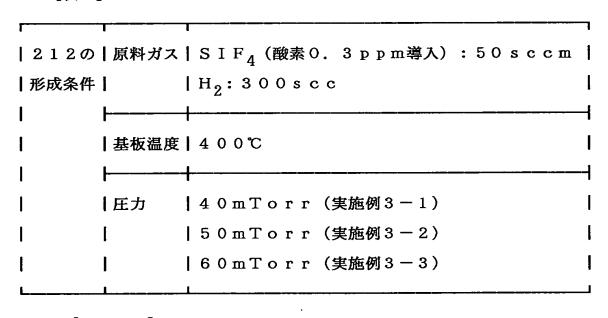
また、半導体形成用真空容器 2 1 2 以外の半導体形成用真空容器にはガス導入管から 2 0 0 s c c m o  $H_2$  ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして 5 0 0 s c c m o  $H_2$  ガスを供給した。

[0072]

次に、半導体形成用真空容器 2 1 2 内の高周波導入部 2 4 2 に高周波電源 2 5 2 より高周波を導入し、半導体形成用真空容器 2 1 2 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に結晶相を含む i 型半導体層(膜厚 1 μm)を形成し、シリコン系薄膜を形成した。ここで、半導体形成用真空容器 2 1 2 には周波数 2 . 4 5 G H z 、パワー5 0 0 Wの高周波電力を高周波導入部 2 4 2 から導入した。またシリコン薄膜の形成は、半導体形成用真空容器 2 1 2 内の圧力を表6に示すように変えながら行なった。(実施例 3 - 1 、3 - 2 、3 - 3)。

[0073]

【表 6】



[0074]

実施例3-1、3-2、3-3で作成したシリコン系薄膜をエックス線回折装置により回折ピークを測定し、全回折強度に対する(220)の回折強度の割合を調べ、さらに(220)反射の回折ピークの半値幅よりScherrer半径を求めた。また、コンスタントフォトカレントメソッド(CPM)によりアーバックエナジーを測定した。これらの結果を表7に示す。

[0075]

【表7】

	実施例3-1	実施例3-2	実施例 3 - 3
上 压力	30mTorr	50mTorr	70mTorr
全回折強度に対する   (220)の   回折強度の割合	1	1. 05 	1.08
(220) の   Scherrer半径		1. 07 	1.08
アーバックエナジー 	50meV	4 1 m e V	4 2 m e V

全回折強度に対する(220)の回折強度の割合、(220)のScherre r半径は、実施例3-1の値を1に規格化した値。

[0076]

表6に示すように、実施例3-1、3-2、3-3のシリコン系薄膜は、比較 例3のシリコン系薄膜と比較して、(220)配向性が強く、結晶粒径が大きく 、膜質もすぐれている。以上のことより、本発明のシリコン系薄膜は、優れた特 長を持つことがわかる。特に半導体形成用真空容器212内の圧力PRが50m Torr以上では、より優れた特長を持つことがわかる。

[0077]

### (実施例4)

図2に示した堆積膜形成装置201を用い、以下の手順で図4に示したpin 型光起電力素子を形成した。図4は本発明のシリコン系薄膜を有する光起電力素 子の一例粗示す模式的な断面図である。図中、図1と同様の部材には同じ符号を

付して説明を省略する。この光起電力素子の半導体層は、アモルファスn型半導体層102-1と結晶相を含むi型半導体層102-2と微結晶p型半導体層102-3とからなっている。すなわち、この光起電力素子はいわゆるpin型シングルセル光起電力素子である。

[0078]

実施例1と同様に、帯状の導電性基板204を作成し、堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、5×10<sup>-6</sup>Torr以下まで充分に真空排気した。

[0079]

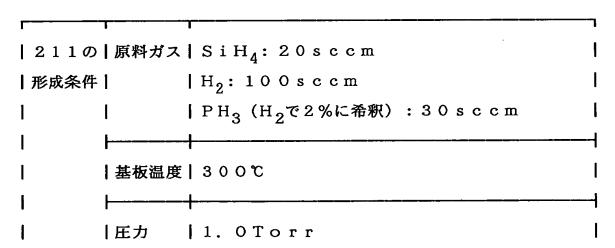
次に、真空排気系を作動させつつ、半導体形成用真空容器211~213へガス導入管231~233から原料ガス及び希釈ガスを供給した。

[0080]

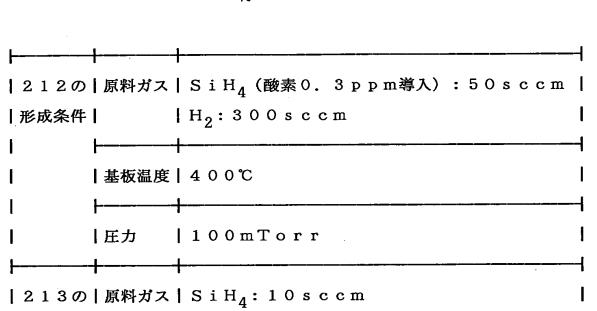
また、半導体形成用真空容器 2 1 1~2 1 3 以外の半導体形成用真空容器には ガス導入管から 2 0 0 s c c mのH<sub>2</sub>ガスを供給し、同時に不図示の各ゲートガ ス供給管から、各ガスゲートにゲートガスとして 5 0 0 s c c mのH<sub>2</sub>ガスを供 給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器 2 1 1~2 1 3 内の圧力を所望の圧力に調整した。形成条件は表 8 に示す通りであ る。

[0081]

【表8】



| PH<sub>3</sub> (H<sub>2</sub>で2%に希釈):100sccm



 $| H_2: 800 sccm$ 

|基板温度|200℃

| **圧力** | 1.2 Torr

[0082]

|形成条件|

半導体形成用真空容器211~213内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

[0083]

次に、半導体形成用真空容器 2 1 1 ~ 2 1 3 内の高周波導入部 2 4 1 ~ 2 4 3 に高周波電源 2 5 1 ~ 2 5 3 より高周波を導入し、半導体形成用真空容器 2 1 1 ~ 2 1 3 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に、導電性基板 2 0 4 上にアモルファス n 型半導体層(膜厚 3 0 n m)、結晶相を含む i 型半導体層(膜厚 1 0 n m)を形成し光起電力素子を形成した。

[0084]

ここで、半導体形成用真空容器211には周波数13.56MHz、パワー密

度5mW/cm3を、半導体形成用真空容器213には周波数13.56MHz、パワー密度30mW/cm3を導入した。また、半導体形成用真空容器212には周波数2.45GHZ、パワー300Wの高周波電力を高周波導入部242から導入した。次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm×22cmの太陽電池モジュールに加工した(実施例4)

[0085]

次に、半導体形成用真空容器212に導入する原料ガスを、SiF<sub>4</sub>(酸素0.05ppm導入):50sccmとH2:300sccmにした以外は実施例4と同様の方法で、太陽電池モジュールを形成した(比較例4)。

[0086]

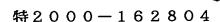
実施例4及び比較例4で作成した太陽電池モジュールの光電変換効率をソーラーシミュレーター (AM1.5、100mW/cm2)を用いて測定した。実施例4の太陽電池モジュールの光電変換効率を1に規格化したときの、比較例4で作成した太陽電池モジュールの光電変換効率の値は0.92となった。

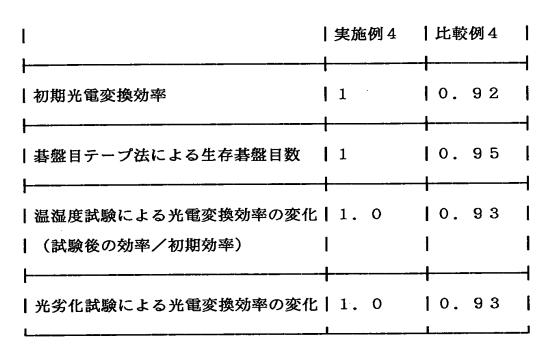
[0087]

また碁盤目テープ法(切り傷の隙間間隔1mm、ます目の数100)を用いて 導電性基板と半導体層との間の密着性を調べた。またあらかじめ初期光電変換効率を測定しておいた太陽電池モジュールを、温度85℃、湿度85%の暗所に設置し30分保持、その後70分かけて温度−20℃まで下げ30分保持、再び70分かけて温度85%まで戻す、このサイクルを100回繰り返した後に再度光電変換効率を測定し、温湿度試験による光電変換効率の変化を調べた。また、あらかじめ初期光電変換効率を測定しておいた太陽電池モジュールを50℃に保持した状態で、AM1.5、100mW/cm2の擬似太陽光を500時間照射した後に、再度光電変換効率を測定し、光劣化試験による光電変換効率の変化を調べた。これらの結果を表9に示す。

[0088]

【表9】





初期光電変換効率、碁盤目テープによる生存碁盤目数は実施例4の値を1に規格 化した値。

[0089]

以上のことより、本発明の光起電力素子を含む太陽電池モジュールは、優れた 特長を持つことがわかる。

[0090]

## (実施例5)

図2に示した堆積膜形成装置201を用い、以下の手順で図5に示した光起電力素子を形成した。図5は本発明のシリコン系薄膜を有する光起電力素子の一例粗示す模式的な断面図である。図中、図1と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、アモルファスn型半導体層102-1と、結晶相を含むi型半導体層102-2と微結晶p型半導体層102-5と微結晶p型半導体層102-5と微結晶p型半導体層102-6、とからなっている。すなわち、この光起電力素子はいわゆるpinpin型ダブルセル光起電力素子である。

[0091]

実施例1と同様に、帯状の導電性基板204を作成し、堆積膜形成装置201 に装着し、基板送り出し容器202、半導体形成用真空容器211、212、2

13、214、215、216、基板巻き取り容器 203 を不図示の真空ポンプからなる真空排気系により、 $5 \times 10^{-6}$  Torr以下まで充分に真空排気した。

[0092]

次に、真空排気系を作動させつつ、半導体形成用真空容器211~216へガス導入管231~236から原料ガス及び希釈ガスを供給した。

[0093]

また、不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500sccmのH<sub>2</sub>ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器211~216内の圧力を所望の圧力に調整した。形成条件はボトムセル、トップセルとも表8に示す通りに行なった。

[0094]

半導体形成用真空容器211~216内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

[0095]

次に、半導体形成用真空容器211~216内の高周波導入部241~246に高周波電源251~256より高周波を導入し、半導体形成用真空容器211~216内の堆積室内にグロー放電を生起し、導電性基板204上に、導電性基板204上にアモルファスn型半導体層(膜厚30nm)、結晶相を含むi型半導体層(膜厚2.0μm)、微結晶p型半導体層(膜厚10nm)を形成してボトムセルを作成し、さらにアモルファスn型半導体層(膜厚30nm)、結晶相を含むi型半導体層(膜厚10nm)、結晶相を含むi型半導体層(膜厚10nm)、結晶相を含むi型半導体層(膜厚10nm)、

[0096]

ここで、半導体形成用真空容器211、214には周波数13.56MHz、パワー密度5mW/cm3の高周波電力を、半導体形成用真空容器213、216には周波数13.56MHz、パワー密度30mW/cm3の高周波電力を導入した。また、半導体形成用真空容器212、215には周波数2.45GHz、パワー300Wの高周波電力を高周波導入部242、245から導入した。次

に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm×22cmの太陽電池モジュールに加工した(実施例5)。

[0097]

実施例5の太陽電池モジュールは、実施例4の太陽電池モジュールと比べて1 ・2倍の光電変換効率を示し、また、実施例5の太陽電池モジュールは、密着性 、温湿度試験や光劣化試験に対する耐久性に優れており、以上のことより本発明 の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことが分かる。

[0098]

# 【発明の効果】

以上のように、高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して0.1ppm以上0.5ppm以下の酸素原子を含有させることにより、結晶度が高く結晶性の良好で(220)方向に配向したシリコン系薄膜を高速で堆積することが可能であり、前記シリコン系薄膜を、基板上に少なくとも一組のpin接合からなる半導体層を含んだ光起電力素子の少なくとも一つのi型半導体層の少なくとも一部に用いることにより、良好な光電変換効率をもち、密着性、耐環境性に優れた光起電力素子を、従来よりも大幅にコストを低減させて形成することが可能となる。

#### 【図面の簡単な説明】

【図1】

本発明の実施の形態に係る光起電力素子の一例を示す模式的な断面図

【図2】

本発明の実施の形態に係るシリコン系薄膜及び光起電力素子を製造する堆積膜 形成装置の一例を示す模式的な断面図

【図3】

本発明の実施の形態に係る薄膜の一例を示す模式的な断面図

【図4】

本発明の実施の形態に係るシリコン系薄膜を含む光起電力素子の一例を示す模式的な断面図

# 【図5】

本発明の実施の形態に係るシリコン系薄膜を含む光起電力素子の一例を示す模式的な断面図

# 【符号の説明】

101:基板

101-1:基体

101-2:金属層

101-3:透明導電層

102:半導体層

102-1:第一の導電型を示す半導体層

102-2:結晶相を含むi型半導体層

102-3:第二の導電型を示す半導体層

102-4:第一の導電型を示す半導体層

102-5結晶相を含む i 型半導体層

102-6:第二の導電型を示す半導体層

103:透明電極

104:集電電極

201:堆積膜形成装置

202:基板送り出し容器

203:基板巻き取り容器

204: 導電性基板

211~216:半導体形成用真空容器

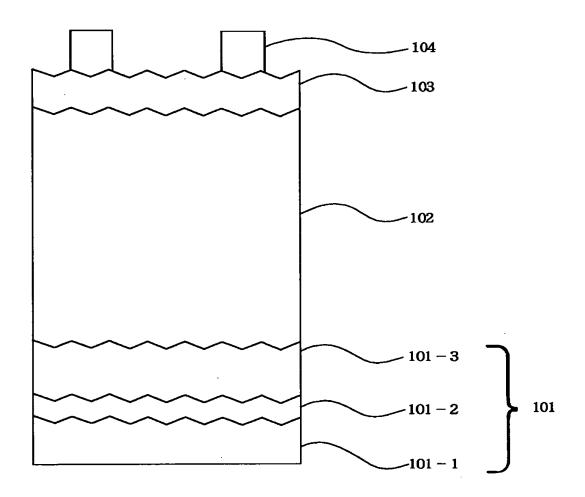
221~227:ガスゲート

231~236:ガス導入管

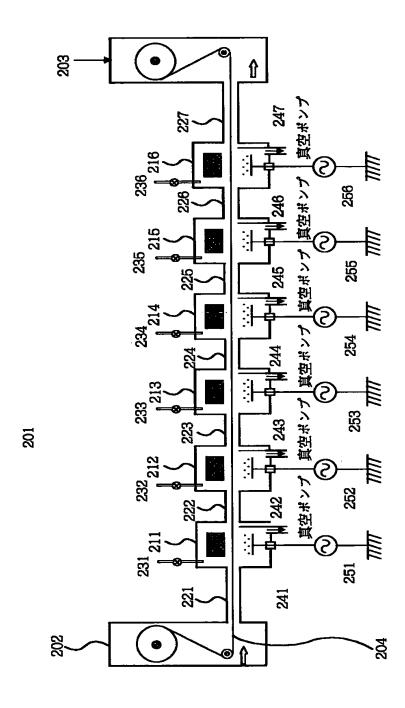
241~246: 高周波導入部251~256: 高周波電源

【書類名】 図面

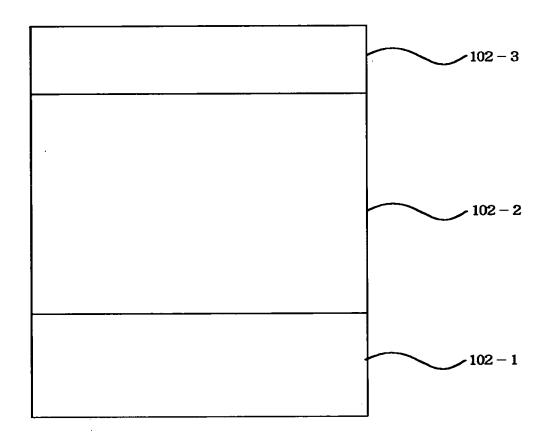
【図1】



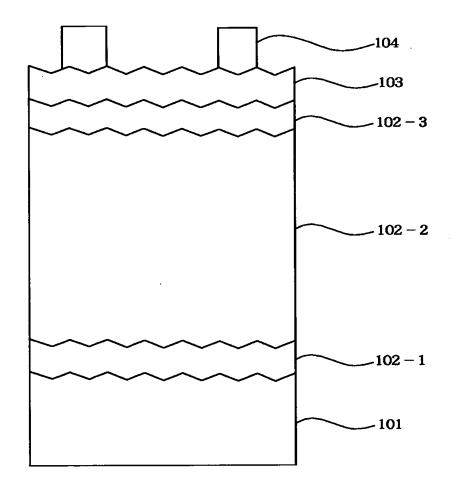
【図2】



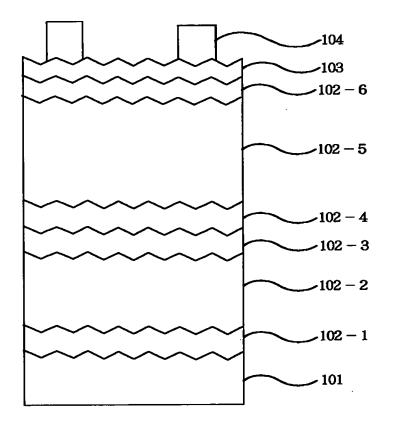
[図3]



【図4】



【図5】



【書類名】

要約書

【要約】

【課題】良好な光電変換効率をもち、密着性、耐環境性に優れた光起電力素子を 、従来よりも大幅にコストを低減させて形成することが可能なシリコン系薄膜の 形成方法、シリコン系薄膜及び光起電力素子を提供すること。

【解決手段】高周波プラズマCVD法を用いてシリコン系薄膜を形成する方法において、原料ガスにフッ化ケイ素及び水素を含み、前記原料ガス中にシリコン原子に対して 0. 1 p p m以上 0. 5 p p m以下の酸素原子を含有させることを特徴とする。

【選択図】 図1

# 出願人履歴情報

識別番号

[000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社